

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年12月 2日
Date of Application:

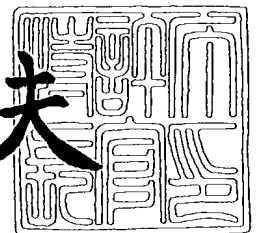
出願番号 特願2003-402714
Application Number:
[ST. 10/C]: [JP 2003-402714]

出願人 株式会社東芝
Applicant(s):

2003年12月24日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 14520601
【提出日】 平成15年12月 2日
【あて先】 特許庁長官殿
【国際特許分類】 H04R 17/10
【発明者】
 【住所又は居所】 神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝 研究開発
 センター内
 【氏名】 川久保 隆
【特許出願人】
 【識別番号】 000003078
 【住所又は居所】 東京都港区芝浦一丁目 1 番 1 号
 【氏名又は名称】 株式会社 東 芝
【代理人】
 【識別番号】 100075812
 【弁理士】
 【氏名又は名称】 吉 武 賢 次
【選任した代理人】
 【識別番号】 100088889
 【弁理士】
 【氏名又は名称】 橋 谷 英 俊
【選任した代理人】
 【識別番号】 100082991
 【弁理士】
 【氏名又は名称】 佐 藤 泰 和
【選任した代理人】
 【識別番号】 100096921
 【弁理士】
 【氏名又は名称】 吉 元 弘
【選任した代理人】
 【識別番号】 100103263
 【弁理士】
 【氏名又は名称】 川 崎 康
【先の出願に基づく優先権主張】
 【出願番号】 特願2002-381581
 【出願日】 平成14年12月27日
【手数料の表示】
 【予納台帳番号】 087654
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0102514

【書類名】 特許請求の範囲**【請求項 1】**

基板上に形成され前記基板と下面が下部空洞を形成する圧電膜と、この圧電膜の前記下面に接する下部電極と、前記圧電膜の上面に接し前記下部電極と重なる部分を有する上部電極とを含み前記圧電膜の膜面に垂直な方向に前記下部空洞に通じる第 1 貫通孔が形成された薄膜圧電共振子と、

前記圧電膜の前記上面と上部空洞を形成し、膜面垂直方向に前記上部空洞に通じる第 2 貫通孔が形成された上部空洞形成膜と、

前記上部空洞形成膜を覆うとともに前記第 2 貫通孔を塞ぐように形成された封止層と、を備えたことを特徴とする薄膜圧電共振器。

【請求項 2】

前記第 1 貫通孔と前記第 2 貫通孔は重なるように形成されていることを特徴とする請求項 1 記載の薄膜圧電共振器。

【請求項 3】

前記圧電膜は端部近傍が平坦で、前記端部近傍から中央部に行くにつれて前記基板から離れ、前記中央部近傍が平坦であり、前記下部電極と前記上部電極の重なり部分は前記中央部近傍の平坦な領域に形成されていることを特徴とする請求項 1 または 2 記載の薄膜圧電共振器。

【請求項 4】

前記封止層は少なくとも表面が金属層であることを特徴とする請求項 1 乃至 3 のいずれかに記載の薄膜圧電共振器。

【請求項 5】

表面に窪みが設けられた基板上に形成され前記基板の前記窪みと下面が下部空洞を形成する圧電膜と、この圧電膜の前記下面に接する下部電極と、前記圧電膜の上面に接し前記下部電極と重なる部分を有する上部電極とを含み前記圧電膜の膜面に垂直な方向に前記下部空洞に通じる第 1 貫通孔が形成された薄膜圧電共振子と、

前記圧電膜の前記上面と上部空洞を形成し、膜面垂直方向に前記上部空洞に通じる第 2 貫通孔が形成された上部空洞形成膜と、

前記上部空洞形成膜を覆うとともに前記第 2 貫通孔を塞ぐように形成された封止層と、を備えたことを特徴とする薄膜圧電共振器。

【請求項 6】

前記圧電膜は平坦であることを特徴とする請求項 5 記載の薄膜圧電共振器。

【請求項 7】

前記封止層は少なくとも表面が金属層であることを特徴とする請求項 5 または 6 記載の薄膜圧電共振器。

【請求項 8】

基板の表面に形成された音響反射層と、

前記音響反射層を覆うように形成された圧電膜と、この圧電膜の下面に接する下部電極と、前記圧電膜の上面に接し前記下部電極と重なる部分を有する上部電極とを含む薄膜圧電共振子と、

前記圧電膜の前記上面と空洞を形成し、膜面垂直方向に前記空洞に通じる貫通孔が形成された空洞形成膜と、

前記空洞形成膜を覆うとともに前記貫通孔を塞ぐように形成された封止層と、を備えたことを特徴とする薄膜圧電共振器。

【請求項 9】

前記圧電膜は平坦であることを特徴とする請求項 8 記載の薄膜圧電共振器。

【請求項 10】

前記音響反射層は、ブラック音響反射層であることを特徴とする請求項 8 または 9 記載の薄膜圧電共振器。

【請求項 11】

前記音響反射層は、前記基板に埋め込まれていることを特徴とする請求項 8 乃至 1 0 のいずれかに記載の薄膜圧電共振器。

【請求項 1 2】

前記封止層は少なくとも表面が金属層であることを特徴とする請求項 8 乃至 1 1 のいずれかに記載の薄膜圧電共振器。

【請求項 1 3】

基板上に第 1 犠牲層を形成する工程と、

前記第 1 犠牲層の一部分を覆うように下部電極を形成する工程と、

前記下部電極および前記第 1 犠牲層を覆い膜面垂直方向に前記第 1 犠牲層に通じる第 1 貫通孔を有する圧電膜を形成する工程と、

前記圧電膜の一部分を覆うように前記下部電極と重なる部分を有する上部電極を形成する工程と、

前記圧電膜および前記上部電極を覆う第 2 犠牲層を形成する工程と、

前記第 2 犠牲層を覆い膜面垂直方向に前記第 2 犠牲層に通じる第 2 貫通孔を有する上部空洞形成膜を形成する工程と、

前記第 2 および第 1 貫通孔を通して前記第 2 および第 1 犠牲層を選択的に除去する工程と、

前記上部空洞形成膜を覆うとともに前記第 2 貫通孔を塞ぐ封止層を形成する工程と、を備えたことを特徴とする薄膜圧電共振器の製造方法。

【請求項 1 4】

基板に窪みを形成する工程と、

前記基板の前記窪みに埋め込まれる第 1 犠牲層を形成する工程と、

前記第 1 犠牲層の少なくとも一部分を覆うように下部電極を形成する工程と、

前記下部電極および前記第 1 犠牲層を覆い膜面垂直方向に前記第 1 犠牲層に通じる第 1 貫通孔を有する圧電膜を形成する工程と、

前記圧電膜の一部分を覆い前記下部電極と重なる部分を有する上部電極を形成する工程と、

前記圧電膜および前記上部電極を覆う第 2 犠牲層を形成する工程と、

前記第 2 犠牲層を覆い膜面垂直方向に前記第 2 犠牲層に通じる第 2 貫通孔を有する上部空洞形成膜を形成する工程と、

前記第 2 および第 1 貫通孔を通して前記第 2 および第 1 犠牲層を選択的に除去する工程と、

前記上部空洞形成膜を覆うとともに前記第 2 貫通孔を塞ぐ封止層を形成する工程と、を備えたことを特徴とする薄膜圧電共振器の製造方法。

【請求項 1 5】

基板に窪みを形成する工程と、

前記基板の前記窪みに埋め込まれる音響反射層を形成する工程と、

前記音響反射層の少なくとも一部分を覆うように下部電極を形成する工程と、

前記下部電極および前記音響反射層を覆う圧電膜を形成する工程と、

前記圧電膜の一部分を覆い前記下部電極と重なる部分を有する上部電極を形成する工程と、

前記圧電膜および前記上部電極を覆う犠牲層を形成する工程と、

前記犠牲層を覆い膜面垂直方向に前記犠牲層に通じる貫通孔を有する空洞形成膜を形成する工程と、

前記貫通孔を通して前記犠牲層を選択的に除去する工程と、

前記空洞形成膜を覆うとともに前記貫通孔を塞ぐ封止層を形成する工程と、を備えたことを特徴とする薄膜圧電共振器の製造方法。

【書類名】明細書

【発明の名称】薄膜圧電共振器およびその製造方法

【技術分野】

【0 0 0 1】

本発明は、高周波フィルタや高周波発振器として応用が可能な、圧電体薄膜の厚み縦振動を用いた薄膜圧電共振器に関し、特に基板上に保護膜により気密封止された薄膜圧電共振器およびその製造方法に関する。

【背景の技術】

【0 0 0 2】

圧電膜の厚み縦共振を使用した薄膜圧電共振子は、F B A R (Film Bulk Acoustic Resonator)、あるいはB A W (Bulk Acoustic Wave) 素子などとも呼ばれており、非常に小さなデバイス寸法でG H z 帯以上の領域で高い励振効率と鋭い共振特性が得られることから、移動体無線などのR F フィルタや電圧制御発振器への応用に有望視されている技術である。

【0 0 0 3】

薄膜圧電共振子では、共振周波数は圧電体の音速と膜厚によって決まり、通常 $1\mu\text{m}\sim 2\mu\text{m}$ の膜厚で2 G H z に、また $0.4\mu\text{m}\sim 0.8\mu\text{m}$ の膜厚で5 G H z に対応し、数十G H z までの高周波数化が可能である。

【0 0 0 4】

この薄膜圧電共振子を備えた薄膜圧電共振器を、図10に示すように直列ないし並列に複数個並べて梯子型フィルタを形成することにより、移動体通信機のR F フィルタとして利用することができる。また、図11に示すように、薄膜圧電共振器、バリキャップ、および増幅器を組合せることで、移動体通信機の電圧制御発振器 (Voltage Controlled Oscillator: VCO) として利用することができる。

【0 0 0 5】

薄膜圧電共振子の性能は、電気機械結合係数 k_t^2 と、品質係数Q値で表すことができる。電気機械結合係数が大きいほど広帯域のフィルタや、広帯域のVCOを作成することができる。電気機械結合係数を上げるには、結晶固有の電気機械結合係数の大きいものを使用し、かつ結晶の分極軸を膜の厚み方向に揃えて共振子とすることが重要である。またQ値は、フィルタを形成したときの挿入損失や、発振器の発振の純度に関連する。Q値は弾性波を吸収するような多様な現象が関係しており、結晶の純度を高め、結晶方位をそろえ、また分極方向の揃った圧電膜を使用することで、大きなQ値を得ることができる。

【0 0 0 6】

例えば、特許文献1には、従来の代表的な薄膜圧電共振器が開示されている。この薄膜圧電共振器の構成およびその製造方法を図12乃至図16に示す。まず、図12に示すように、シリコン基板51上に異方性エッチングにより窪み52を形成し、その後、表面を絶縁膜53で覆う。次に、図13に示すように、絶縁膜53上にエッチングしやすい犠牲層（例えばホウ素やリンをドーブしたシリケートガラス、B P S G）55を形成する。その後、絶縁膜53の表面が露出するまで研磨し、平坦化する。これにより、窪み52のみに犠牲層55が残置される（図14参照）。

【0 0 0 7】

次に、下部電極膜、圧電膜、上部電極膜を順に堆積し、パターンニングすることにより、犠牲層55上に下部電極60b、圧電膜60a、および上部電極60cからなる薄膜圧電共振子60を形成する（図15参照）。

【0 0 0 8】

続いて、図16に示すように、犠牲層55に達する穴（図示せず）を、薄膜圧電共振子60に開けて、選択エッチングにより犠牲層55を除去する。このようなプロセスにより図9の薄膜共振子は形成される。

【0 0 0 9】

この薄膜圧電共振子60の圧電膜60aと上下電極60b、60cで構成される共振部

は、その上下を空気層で挟んで振動エネルギーが閉じ込める必要があるため、さらにアルミナなどで作成されたパッケージに気密封止する必要がある。気密封止されたパッケージの例を図 1 7 に示す。アルミナ製の基板 7 1 に薄膜圧電共振子 6 0 をワイヤーボンディング 7 3 により接続し、基板 7 1 をアルミナ製の蓋 7 7 と、はんだ 7 5 により接合して気密封止する。

【特許文献 1】特開 2 0 0 0 - 6 9 5 9 4 公報

【発明の開示】

【発明が解決しようとする課題】

【0 0 1 0】

このように、従来の薄膜圧電共振器においては上下電極間に振動エネルギーを閉じ込めるために、上部電極 6 0 c の上方および下部電極 6 0 b の下方に空気層を設ける必要がある。かつ電極層などを外部環境から保護するために全体を封止する必要がある。下部電極 6 0 b の下方の空気層は、既に図 1 2 乃至図 1 6 に示したように犠牲層 5 5 をあらかじめ作成して選択エッチングにより溶解除去する方法をとることができる。一方、上部電極 6 0 c の上方の空気層は、既に図 1 7 に示したように、アルミナなどで作成された気密封止用のパッケージに封入することが行われており、パッケージの構造が複雑で高価であり、またパッケージの大きさが大きくなるという問題点がある。

【0 0 1 1】

本発明は、上記事情を考慮してなされたものであって、容易に作成可能で安価な薄膜圧電共振器を提供することを目的とする。

【課題を解決するための手段】

【0 0 1 2】

本発明の第 1 の態様による薄膜圧電共振器は、基板上に形成され基板と下面が下部空洞を形成する圧電膜と、この圧電膜の下面に接する下部電極と、圧電膜の上面に接し下部電極と重なる部分を有する上部電極とを含み圧電膜の膜面に垂直な方向に下部空洞に通じる第 1 貫通孔が形成された薄膜圧電共振子と、圧電膜の上面と上部空洞を形成し、膜面垂直方向に上部空洞に通じる第 2 貫通孔が形成された上部空洞形成膜と、上部空洞形成膜を覆うとともに第 2 貫通孔を塞ぐように形成された封止層と、を備えたことを特徴とする。

【0 0 1 3】

また、本発明の第 2 の態様による薄膜圧電共振器は、表面に窪みが設けられた基板上に形成され前記基板の前記窪みと下面が下部空洞を形成する圧電膜と、この圧電膜の前記下面に接する下部電極と、前記圧電膜の上面に接し前記下部電極と重なる部分を有する上部電極とを含み前記圧電膜の膜面に垂直な方向に前記下部空洞に通じる第 1 貫通孔が形成された薄膜圧電共振子と、前記圧電膜の前記上面と上部空洞を形成し、膜面垂直方向に前記上部空洞に通じる第 2 貫通孔が形成された上部空洞形成膜と、前記上部空洞形成膜を覆うとともに前記第 2 貫通孔を塞ぐように形成された封止層と、を備えたことを特徴とする。

【0 0 1 4】

また、本発明の第 3 の態様による薄膜圧電共振器は、基板の表面に形成された音響反射層と、前記音響反射層を覆うように形成された圧電膜と、この圧電膜の下面に接する下部電極と、前記圧電膜の上面に接し前記下部電極と重なる部分を有する上部電極とを含む薄膜圧電共振子と、前記圧電膜の前記上面と空洞を形成し、膜面垂直方向に前記空洞に通じる貫通孔が形成された空洞形成膜と、前記空洞形成膜を覆うとともに前記貫通孔を塞ぐように形成された封止層と、を備えたことを特徴とする。

【0 0 1 5】

また、本発明の第 4 の態様による薄膜圧電共振器の製造方法は、基板上に第 1 犠牲層を形成する工程と、前記第 1 犠牲層の一部分を覆うように下部電極を形成する工程と、前記下部電極および前記第 1 犠牲層を覆い膜面垂直方向に前記第 1 犠牲層に通じる第 1 貫通孔を有する圧電膜を形成する工程と、前記圧電膜の一部分を覆うように前記下部電極と重なる部分を有する上部電極を形成する工程と、前記圧電膜および前記上部電極を覆う第 2 犠牲層を形成する工程と、前記第 2 犠牲層を覆い膜面垂直方向に前記第 2 犠牲層に通じる第

2 貫通孔を有する上部空洞形成膜を形成する工程と、前記第 2 および第 1 貫通孔を通して前記第 2 および第 1 犠牲層を選択的に除去する工程と、前記上部空洞形成膜を覆うとともに前記第 2 貫通孔を塞ぐ封止層を形成する工程と、を備えたことを特徴とする。

【0 0 1 6】

また、本発明の第 5 の態様による薄膜圧電共振器の製造方法は、基板に窪みを形成する工程と、前記基板の前記窪みに埋め込まれる第 1 犠牲層を形成する工程と、前記第 1 犠牲層の少なくとも一部分を覆うように下部電極を形成する工程と、前記下部電極および前記第 1 犠牲層を覆い膜面垂直方向に前記第 1 犠牲層に通じる第 1 貫通孔を有する圧電膜を形成する工程と、前記圧電膜の一部分を覆い前記下部電極と重なる部分を有する上部電極を形成する工程と、前記圧電膜および前記上部電極を覆う第 2 犠牲層を形成する工程と、前記第 2 犠牲層を覆い膜面垂直方向に前記第 2 犠牲層に通じる第 2 貫通孔を有する上部空洞形成膜を形成する工程と、前記第 2 および第 1 貫通孔を通して前記第 2 および第 1 犠牲層を選択的に除去する工程と、前記上部空洞形成膜を覆うとともに前記第 2 貫通孔を塞ぐ封止層を形成する工程と、を備えたことを特徴とする。

【0 0 1 7】

また、本発明の第 6 の態様による薄膜圧電共振器の製造方法は、基板に窪みを形成する工程と、前記基板の前記窪みに埋め込まれる音響反射層を形成する工程と、前記音響反射層の少なくとも一部分を覆うように下部電極を形成する工程と、前記下部電極および前記音響反射層を覆う圧電膜を形成する工程と、前記圧電膜の一部分を覆い前記下部電極と重なる部分を有する上部電極を形成する工程と、前記圧電膜および前記上部電極を覆う犠牲層を形成する工程と、前記犠牲層を覆い膜面垂直方向に前記犠牲層に通じる貫通孔を有する空洞形成膜を形成する工程と、前記貫通孔を通して前記犠牲層を選択的に除去する工程と、前記空洞形成膜を覆うとともに前記貫通孔を塞ぐ封止層を形成する工程と、を備えたことを特徴とする。

【発明の効果】

【0 0 1 8】

本発明によれば、容易に作成可能で安価な薄膜圧電共振器を得ることができる。

【発明を実施するための最良の形態】

【0 0 1 9】

以下、本発明の実施形態を、図面を参照して詳細に説明する。

【0 0 2 0】

(第 1 実施形態)

本発明の第 1 実施形態による薄膜圧電共振器の構成を図 1 に示す。この薄膜圧電共振器は、薄膜圧電共振子 3 を備え、この薄膜圧電共振子 3 の平面図を図 2 に示す。なお、図 1 は、図 2 に示す切断線 A-A で切断した場合の断面図である。

【0 0 2 1】

この実施形態による薄膜圧電共振器は、絶縁性基板 1 との間に下部空洞 5 が設けられるように絶縁性基板 1 上に形成された薄膜圧電共振子 3 と、この薄膜圧電共振子 3 との間に上部空洞 7 が設けられるように薄膜圧電共振子 3 上に形成された上部空洞形成膜 9 と、上部空洞形成膜 9 上に形成された封止層 11 と、電極 13 a、13 b とを備えている。薄膜圧電共振子 3 は、圧電膜 3 a と、下部空洞 5 側に設けられた下部電極 3 b と、上部空洞 7 側に設けられた上部電極 3 c とを備えている。

【0 0 2 2】

圧電膜 3 a は、絶縁性基板 1 との間に下部空洞 5 を形成するために、端部近傍部分は基板 1 に沿って形成され、中央部に行くに連れて基板 1 から離れるように形成され、中央部が平坦で基板 1 と一定の距離となるように構成されている。下部電極 3 b は、圧電膜 3 a の下部空洞 5 側の面に接して一方の端部から上記中央部まで延在するように構成されている（図 1、図 2 参照）。上部電極 3 c は、圧電膜 3 a の上部空洞 7 側の面に接して他方の端部から上記中央部まで延在するように構成されている（図 1、図 2 参照）。そして、下部電極 3 b と上部電極 3 c とは、中央部の平坦の領域で重なるように配置されており、こ

の重なっている領域に対応する圧電膜 3 a が電極 3 b、3 c からの電圧を受けて縦振動する。なお、本実施形態においては、図 2 に示すように下部電極 3 b と上部電極 3 c は同一方向に延在しているが、図 3 に示すように直交する方向に延在していても良い。

【0023】

また、薄膜圧電共振子 3 は、図 2 に示すように、下部空洞 5 と上部空洞 7 が通じるように貫通孔 6 が 4 個設けられている。この貫通孔 6 は、圧電膜 3 a の中央部の平坦領域に設けられることが好ましい。また、貫通孔 6 は、下部電極 3 b および上部電極 3 c に係るように設けても良い。

【0024】

電極 13 a は、上部空洞形成膜 9 および封止層 11 に形成されたコンタクト孔を介して薄膜圧電共振子 3 の下部電極 3 b と電氣的に接続され、電極 13 b は上部空洞形成膜 9 および封止層 11 に形成されたコンタクト孔を介して薄膜圧電共振子 3 の上部電極 3 c と電氣的に接続される。

【0025】

次に、本実施形態による薄膜圧電共振子の製造方法を、図 4 乃至図 7 を参照して説明する。なお、図 4 乃至図 7 は、図 2 に示す切断線 B-B で切断した場合の断面図である。

【0026】

まず、図 4 に示すように、絶縁性シリコンやガラスなどを使用した絶縁性基板 1 を用意し、P (燐) をドーピングした非晶質シリコンなどからなる犠牲層 20 を成膜し、リソグラフィおよび反応性イオンエッチング (RIE) によりパターンニングを行った。続いて、図 1 で説明したと同じ構成を有する、圧電膜 3 a と上下電極 3 b、3 c とを具備した薄膜圧電共振子 3 を形成した。このとき、圧電膜 3 a の一部には、犠牲層 20 を選択エッチングにより除去するための、犠牲層 20 に通じる下部貫通孔 6 を形成した。

【0027】

次に、図 5 に示すように、薄膜圧電共振子 3 の上に、犠牲層 22 を成膜し、リソグラフィおよび反応性イオンエッチングによりパターンニングを行った。続いて、スパッタ法、CVD (Chemical Vapor Deposition) 法、または蒸着法を用いて、例えば酸化膜からなる上部空洞形成膜 9 を成膜し、リソグラフィおよび反応性イオンエッチングによりパターンニングを行った。このとき、上部空洞形成膜 9 の一部には、犠牲層 22 を選択エッチングにより除去するための、犠牲層 22 に通じる上部貫通孔 8 を形成した。なお、本実施形態においては、下部貫通孔 6 と上部貫通孔 8 は、お互いに重なる位置に作成したが、重ならない位置に形成しても良い。

【0028】

次に、図 6 に示すように、犠牲層 20、22 のみを選択的に溶解除去できるエッチャントを使用して、上部貫通孔 8 および下部貫通孔 6 から犠牲層 22、20 を同時に選択溶解除去し、薄膜圧電共振子 3 の上下に上部空洞 7 および下部空洞 5 を形成した。

【0029】

次に、図 7 に示すように、上部空洞形成膜 9 上に、例えばスパッタ法などを使用して、例えば酸化膜などからなる封止層 11 を成膜し、貫通孔 6、8 を塞ぐことにより薄膜圧電共振子 3 を封止した。

【0030】

以上説明したように、薄膜圧電共振子の共振部の上下に空洞を形成して封止した薄膜圧電共振子を簡略なプロセスで実現することが可能となり、従来の場合と異なり高価なアルミナパッケージ等に気密封止する必要がなくなる。これにより、容易に作成可能で安価な薄膜圧電共振子を得ることができる。また、アルミナパッケージ等に気密封止する必要がなくなるため、本実施形態の薄膜圧電共振子は従来のものに比べて薄くすることができる。

【0031】

なお、本実施形態においては、薄膜圧電共振子 3 に貫通孔 6 が設けられ、上部空洞形成膜 9 に貫通孔 8 が設けられているので、封止層 11 が剥がれにくいという利点を有してい

る。

【0 0 3 2】

また、上記封止層 1 1 上に薄膜圧電共振子 3 から出力される高周波のノイズをシールドするために金属膜を被覆しても良い。

【0 0 3 3】

また、上記実施形態において、平らな基板 1 を用いる代わりに、図 1 2 に示すように窪んだ基板を用いれば、薄膜圧電共振子 3 は平坦な膜から構成されることになる。

【0 0 3 4】

また、上部空洞形成膜 9 および封止層 1 1 は、熱可塑性の樹脂を用いても良い。この場合、上部空洞形成膜 9 および封止層 1 1 はポッティング、スピコート、またはラミネート法により形成することができる。なお、貫通孔 6 と貫通孔 8 の位置が異なる場合は、封止層 1 1 は樹脂以外の材料を用いてスパッタ法により形成することが好ましい。

【0 0 3 5】

また、図 8 に示すように、上部空洞形成膜 9 A は金属材料から形成しても良い。この場合、電極 1 3 a、1 3 b のうちの少なくとも一方は上部空洞形成膜 9 A と電氣的に絶縁されることが必要となる。図 8 においては、電極 1 3 a が上部空洞形成膜 9 A と電氣的に絶縁されている。

【0 0 3 6】

また、図 9 に示すように、封止層 1 1 A は金属材料から形成しても良い。この場合、電極 1 3 a、1 3 b のうちの少なくとも一方は封止層 1 1 A と電氣的に絶縁されることが必要となる。図 9 においては、電極 1 3 a が封止層 1 1 A と電氣的に絶縁されている。このように封止層 1 1 A が金属材料から形成されている場合には、薄膜圧電共振子 3 から出力される高周波ノイズをシールドすることができる。

【0 0 3 7】

(第 2 実施形態)

次に、本発明の第 2 実施形態による薄膜圧電共振器を、図 1 8 乃至図 2 8 を参照して説明する。図 1 8 乃至図 2 8 は、本実施形態による薄膜圧電共振器の製造工程を示す断面図である。

【0 0 3 8】

まず、図 1 8 に示すように、例えばシリコンからなる絶縁性基板 1 0 1 に異方性エッチングにより窪み 1 0 2 を形成し、この窪み 1 0 2 を覆うように絶縁層 1 0 3 を形成する。続いて、図 1 9 に示すように、絶縁層 1 0 3 上に、エッチングしやすい犠牲層、例えばホウ素やリンをドーブしたシリケートガラス、B P S G (Boron Phosphorus Silicate Glass) のいずれかからなる犠牲層 1 0 4 を形成する。その後、図 2 0 に示すように、CMP (Chemical Mechanical Polishing) を用いて、絶縁層 1 0 3 の表面が露出するまで犠牲層 1 0 4 を研磨し、平坦化する。これにより、シリコン基板 1 0 1 の表面に形成された窪み 1 0 2 にのみに犠牲層 1 0 4 が残置される (図 2 0 参照)。

【0 0 3 9】

次に、図 2 1 に示すように、基板全面に電極材料膜を例えばスパッタ法により形成し、この電極材料膜を、リソグラフィ技術を用いてパターンニングし、下部電極 1 0 5 を形成する。この下部電極 1 0 5 は、犠牲層 1 0 4 の一部分を覆うように形成される。続いて、図 2 2 に示すように、基板全面に圧電材料膜を例えば反応性スパッタ法により形成し、リソグラフィ技術を用いてパターンニングし、圧電膜 1 0 6 を形成する。このとき、圧電膜 1 0 6 には下部電極 1 0 5 に通じるコンタクト孔 1 0 6 a と、図示しないが、第 1 実施形態の場合と同様に、犠牲層 1 0 4 を選択エッチングにより除去するための、犠牲層 1 0 4 に達する第 1 の貫通孔が形成される。

【0 0 4 0】

次に、図 2 3 に示すように、圧電膜 1 0 6 上に電極材料膜を例えばスパッタ法により形成し、この電極材料膜を、リソグラフィ技術を用いてパターンニングし、上部電極 1 0 7 を形成する。このとき、上部電極 1 0 7 は、シリコン基板 1 0 1 に形成された窪み 1 0 2 上で

下部電極 105 と重なる領域が生じるように形成される。このように形成された下部電極 105 と、圧電膜 106 と、上部電極 107 とによって薄膜圧電共振子が構成される。

【0041】

次に、図 24 に示すように、上部電極 107 を覆うように、犠牲層 108 を成膜し、リソグラフィおよび反応性イオンエッチングを用いて犠牲層 108 をパターンニングする。続いて、図 25 に示すように、犠牲層 108 を覆うように例えば酸化膜を成膜し、この酸化膜をリソグラフィおよび反応性イオンエッチングによりパターンニングすることにより、上部空洞形成膜 109 を形成する。このとき、上部空洞形成膜 109 には、犠牲層 108、104 を選択エッチングにより除去するための犠牲層 108 に通じる第 2 の貫通孔 109a と、上部電極 107 に通じるコンタクト孔 109b と、コンタクト孔 106a に通じるコンタクト孔 109c とが形成される。

【0042】

次に、図 26 に示すように、犠牲層 108、104 のみを選択的に溶解除去できるエッチャントを使用して、第 1 および第 2 の貫通孔から犠牲層 108、104 を同時に選択溶解除去することにより、薄膜圧電共振子 105、106、107 の上下に上部空洞 111 および下部空洞 113 を形成する。

【0043】

次に、図 27 に示すように、上部空洞形成膜 109 の上に、例えばスパッタ法などを使用して、例えば酸化膜を成膜し、この酸化膜をパターンニングすることにより、封止層 110 を形成する。この封止層 110 によって貫通孔 109a が塞がれて薄膜圧電共振子 105、106、107 が封止される。

【0044】

次に、図 28 に示すように、例えばスパッタ法などを用いて、コンタクト孔 109b、109c を埋め込むように、例えば Al（アルミニウム）などからなる膜を成膜し、この Al 膜をリソグラフィおよび反応性イオンエッチングを用いてパターンニングし、上部電極 107 に電氣的に接続されるコンタクトプラグ 114 および下部電極 105 に電氣的に接続されるコンタクトプラグ 115 を形成し、薄膜圧電共振器を完成する。

【0045】

このように形成された、本実施形態による薄膜圧電共振器においては、薄膜圧電共振子の共振部の上下に空洞 111、113 を形成して封止した薄膜圧電共振器を簡略なプロセスで実現することが可能となり、従来の場合と異なり高価なアルミナパッケージ等に気密封止する必要が無くなる。これにより、容易に作成可能で安価な薄膜圧電共振器を得ることができる。また、アルミナパッケージ等に気密封止する必要が無くなるため、本実施形態の薄膜圧電共振器は従来のものに比べて薄くすることができる。

【0046】

なお、本実施形態においては、上部空洞形成膜 109 に貫通孔 109a が設けられているので、封止層 110 が剥がれにくいという利点を有している。

【0047】

また、上記封止層 110 上に薄膜圧電共振子から出力される高周波のノイズをシールドするために金属膜を被覆しても良い。

【0048】

また、上部空洞形成膜 109 および封止層 110 は、熱可塑性の樹脂を用いても良い。この場合、上部空洞形成膜 109 および封止層 110 はポッティング、スピンコート、またはラミネート法により形成することができる。なお、第 1 貫通孔と第 2 貫通孔 109a の位置が異なる場合は、封止層 110 は樹脂以外の材料を用いてスパッタ法により形成することが好ましい。

【0049】

また、第 1 実施形態と同様に、上部空洞形成膜 109 は金属材料から形成しても良い。この場合、電極 114、115 のうちの少なくとも一方は上部空洞形成膜 109 と電氣的に絶縁されることが必要となる。

【0050】

また、第1実施形態と同様に、封止層110は金属材料から形成しても良い。この場合、電極114、115のうちの少なくとも一方は封止層110と電氣的に絶縁されることが必要となる。このように封止層110が金属材料から形成されている場合には、薄膜圧電共振子から出力される高周波ノイズをシールドすることができる。

【0051】

(第3実施形態)

次に、本発明の第3実施形態による薄膜圧電共振器を、図29乃至図38を参照して説明する。図29乃至図38は、本実施形態による薄膜圧電共振器の製造工程を示す断面図である。

【0052】

この第3実施形態の薄膜圧電共振器は、第2実施形態による薄膜圧電共振器において、薄膜圧電共振子の下側の空洞を形成する代わりにブラッグ音響反射層を作成した例である。ブラッグ音響反射層は、音響インピーダンスのなるべく異なる2種類の材料を使用し、薄膜圧電共振子の共振周波数の波長 λ の $1/4$ に相当する厚さに交互に積層することにより達成することができる。反射層を設けた場合は、空洞を設けた場合と比較すると電気機械結合係数が若干低下するという欠点があるが、空洞を形成しなくてもよい等のプロセス上のメリットがある。

【0053】

まず、図29に示すように、例えばシリコンからなる絶縁性基板121上に異方性エッチングにより窪み121aを形成し、その後、例えばW(タングステン)からなる反射層122と、例えば酸化シリコンからなる反射層123を交互に積層した積層膜を形成し、窪み121aを埋め込む。

【0054】

次に、図30に示すように、例えばCMPを用いてシリコン基板121の表面が露出するまで積層膜を研磨し、平坦化する。続いて、図31に示すように、積層膜124を覆うように電極材料膜を例えばスパッタ法により形成し、この電極材料膜を、リソグラフィ技術を用いてパターンニングし、下部電極125を形成する。

【0055】

次に、図32に示すように、基板上に圧電材料膜を例えば反応性スパッタ法により形成し、この圧電材料膜を、リソグラフィ技術を用いてパターンニングし、圧電膜126を形成する。この圧電膜126には、下部電極125に通じるコンタクト孔126aが設けられている(図32参照)。

【0056】

次に、図33に示すように、圧電膜126上に電極材料膜を例えばスパッタ法により形成し、この電極材料膜を、リソグラフィ技術を用いてパターンニングし、上部電極127を形成する。このとき、上部電極127は、積層膜124上で下部電極125と重なる領域が生じるように形成される。このように形成された下部電極125と、圧電膜126と、上部電極127とによって薄膜圧電共振子が構成される。

【0057】

次に、図34に示すように、上部電極127を覆うように、犠牲層128を成膜し、リソグラフィおよび反応性イオンエッチングを用いてパターンニングを行う。続いて、図35に示すように、犠牲層128を覆うように、例えば酸化膜を成膜し、この酸化膜をリソグラフィおよび反応性イオンエッチングを用いてパターンニングすることにより、空洞形成膜129を形成する。このとき、空洞形成膜129には、犠牲層128を選択エッチングにより除去するための犠牲層128に通じる貫通孔129aと、上部電極127に通じるコンタクト孔129bと、コンタクト孔126aに通じるコンタクト孔129cとが形成される(図35参照)。

【0058】

次に、図36に示すように、犠牲層128のみを選択的に溶解除去できるエッチャント

を使用して、貫通孔 1 2 9 a から犠牲層 1 2 8 を選択溶解除去し、薄膜圧電共振子上に空洞 1 3 0 を形成する。

【0 0 5 9】

次に、図 3 7 に示すように、空洞形成膜 1 2 9 上に、例えばスパッタ法などを使用して、例えば酸化膜を成膜し、この酸化膜をパターニングすることにより封止層 1 3 1 を形成する。この封止層 1 3 1 によって貫通孔 1 2 9 a が塞がれて薄膜圧電共振子が封止される。

【0 0 6 0】

次に、図 3 8 に示すように、例えばスパッタ法などを使用して、コンタクト孔 1 2 9 b、1 2 9 c を埋め込むように、例えば A 1 (アルミニウム) からなる A 1 膜を成膜し、この A 1 膜をリソグラフィおよび反応性イオンエッチングを用いてパターニングし、上部電極 1 2 7 に電氣的に接続されるコンタクトプラグ 1 3 2 および下部電極 1 2 5 に電氣的に接続されるコンタクトプラグ 1 3 3 を形成し、薄膜圧電共振器を完成する。

【0 0 6 1】

このように形成された、本実施形態による薄膜圧電共振器においては、薄膜圧電共振子の共振部の下に音響反射層からなる積層膜 1 2 4 が形成されるとともに共振部の上に空洞 1 3 0 が形成されて封止された薄膜圧電共振器を簡略なプロセスで実現することが可能となり、従来の場合と異なり高価なアルミナパッケージ等に気密封止する必要がなくなる。これにより、容易に作成可能で安価な薄膜圧電共振器を得ることができる。また、アルミナパッケージ等に気密封止する必要がなくなるため、本実施形態の薄膜圧電共振器は従来のものに比べて薄くすることができる。

【0 0 6 2】

なお、本実施形態においては、空洞形成膜 1 2 9 に貫通孔 1 2 9 a が設けられているので、封止層 1 3 1 が剥がれにくいという利点を有している。

【0 0 6 3】

また、上記封止層 1 3 1 上に薄膜圧電共振子から出力される高周波のノイズをシールドするために金属膜を被覆しても良い。

【0 0 6 4】

また、空洞形成膜 1 2 9 および封止層 1 3 1 は、熱可塑性の樹脂を用いても良い。この場合、上部空洞形成膜 1 2 9 および封止層 1 3 1 はポッティング、スピンコート、またはラミネート法により形成することができる。

【0 0 6 5】

また、第 1 実施形態と同様に、空洞形成膜 1 2 9 は金属材料から形成しても良い。この場合、電極 1 3 2、1 3 3 のうちの少なくとも一方は空洞形成膜 1 2 9 と電氣的に絶縁されることが必要となる。

【0 0 6 6】

また、第 1 実施形態と同様に、封止層 1 3 1 は金属材料から形成しても良い。この場合、電極 1 3 2、1 3 3 のうちの少なくとも一方は封止層 1 3 1 と電氣的に絶縁されることが必要となる。このように封止層 1 3 1 が金属材料から形成されている場合には、薄膜圧電共振子から出力される高周波ノイズをシールドすることができる。

【0 0 6 7】

以上述べたように本発明の各実施形態によれば、容易に作成可能で安価な薄膜圧電共振器を得ることができる。

【図面の簡単な説明】

【0 0 6 8】

【図 1】 本発明の第 1 実施形態による薄膜圧電共振器の構成を示す断面図。

【図 2】 第 1 実施形態による薄膜圧電共振器にかかる薄膜圧電共振子の平面図。

【図 3】 第 1 実施形態による薄膜圧電共振器にかかる他の薄膜圧電共振子の平面図。

【図 4】 第 1 実施形態による薄膜圧電共振器の製造工程を示す工程断面図。

【図 5】 第 1 実施形態による薄膜圧電共振器の製造工程を示す工程断面図。

- 【図 6】 第 1 実施形態による薄膜圧電共振器の製造工程を示す工程断面図。
【図 7】 第 1 実施形態による薄膜圧電共振器の製造工程を示す工程断面図。
【図 8】 第 1 実施形態の第 1 変形例による薄膜圧電共振器の構成を示す断面図。
【図 9】 第 1 実施形態の第 2 変形例による薄膜圧電共振器の構成を示す断面図。
【図 1 0】 薄膜圧電共振器を使用した高周波フィルタ回路の構成を示す回路図。
【図 1 1】 薄膜圧電共振器を使用した電圧制御発振器 (VCO) の回路例を示す回路図。

- 【図 1 2】 従来の薄膜圧電共振器の製造工程を示す工程断面図。
【図 1 3】 従来の薄膜圧電共振器の製造工程を示す工程断面図。
【図 1 4】 従来の薄膜圧電共振器の製造工程を示す工程断面図。
【図 1 5】 従来の薄膜圧電共振器の製造工程を示す工程断面図。
【図 1 6】 従来の薄膜圧電共振器の製造工程を示す工程断面図。
【図 1 7】 従来の薄膜圧電共振器の気密封止パッケージの断面図。
【図 1 8】 本発明の第 2 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 1 9】 本発明の第 2 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 2 0】 本発明の第 2 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 2 1】 本発明の第 2 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 2 2】 本発明の第 2 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 2 3】 本発明の第 2 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 2 4】 本発明の第 2 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 2 5】 本発明の第 2 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 2 6】 本発明の第 2 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 2 7】 本発明の第 2 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 2 8】 本発明の第 2 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 2 9】 本発明の第 3 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 3 0】 本発明の第 3 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 3 1】 本発明の第 3 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 3 2】 本発明の第 3 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 3 3】 本発明の第 3 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 3 4】 本発明の第 3 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 3 5】 本発明の第 3 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 3 6】 本発明の第 3 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 3 7】 本発明の第 3 実施形態による薄膜圧電共振器の製造工程を示す断面図。
【図 3 8】 本発明の第 3 実施形態による薄膜圧電共振器の製造工程を示す断面図。

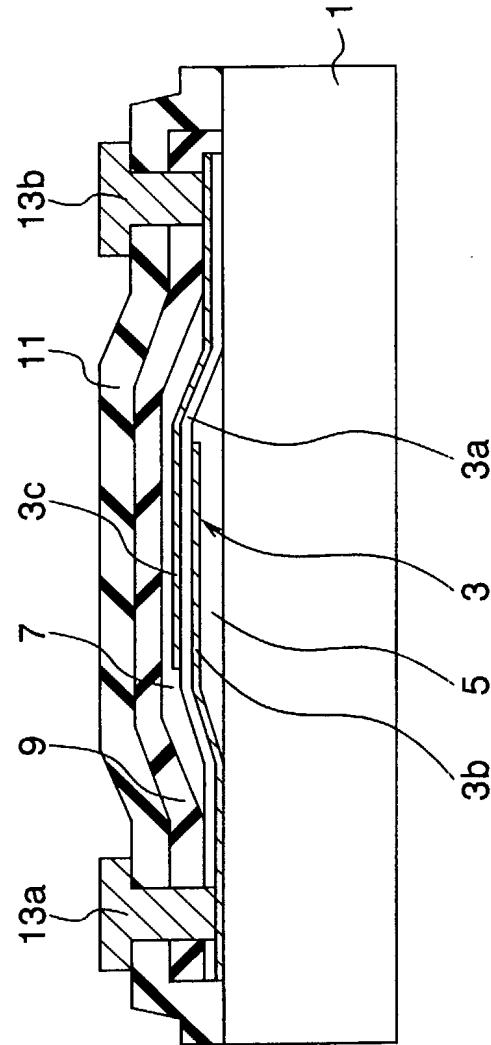
【符号の説明】

【 0 0 6 9 】

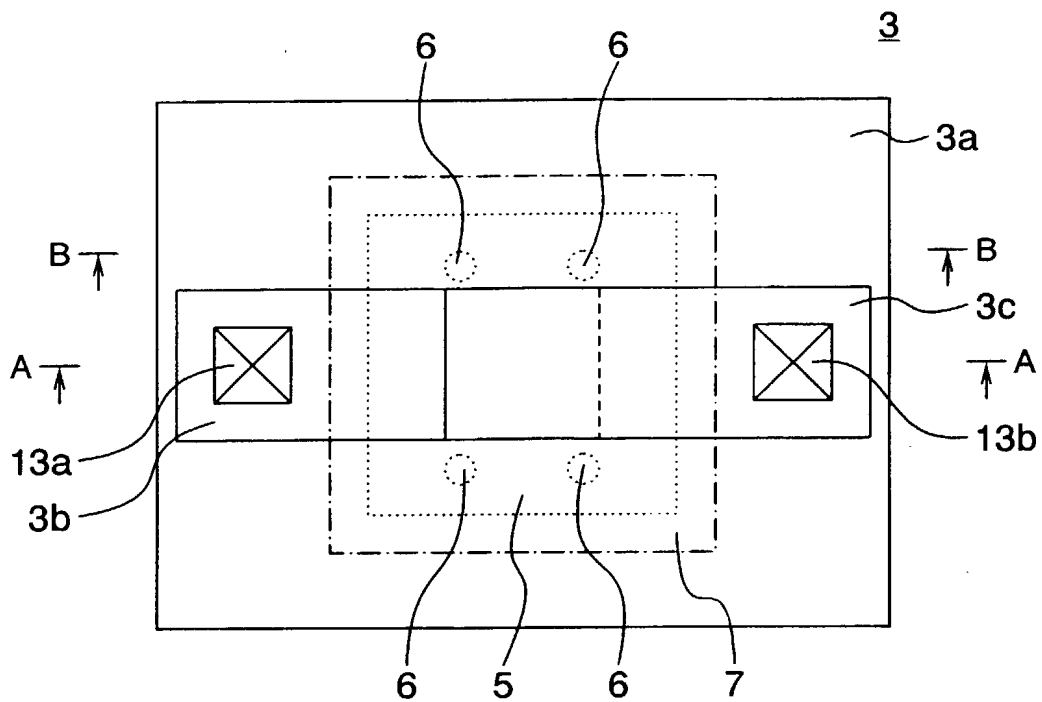
- 1 絶縁性基板
3 薄膜圧電共振器
3 a 圧電膜
3 b 下部電極
3 c 上部電極
5 下部空洞
6 貫通孔
7 上部空洞
8 貫通孔
9 上部空洞形成膜
1 1 封止層
2 0 犠牲層
2 2 犠牲層

【書類名】 図面

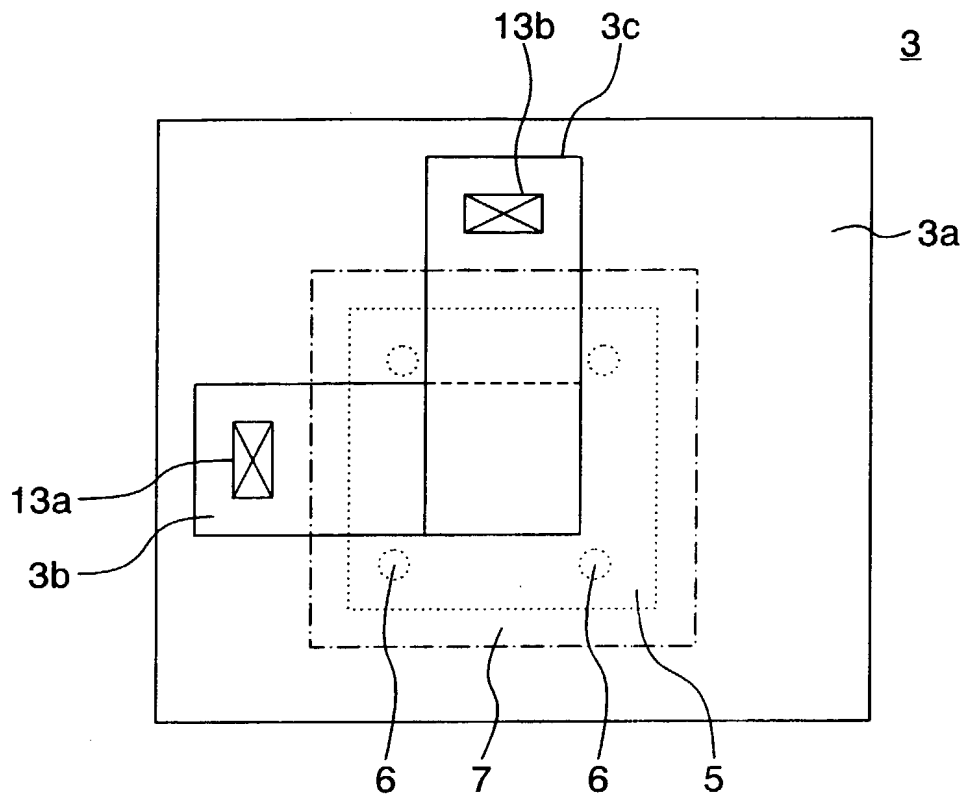
【図 1】



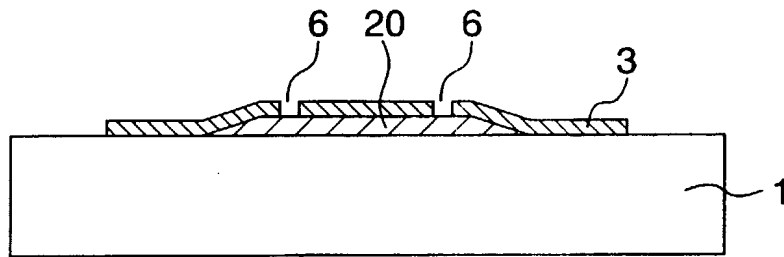
【図 2】



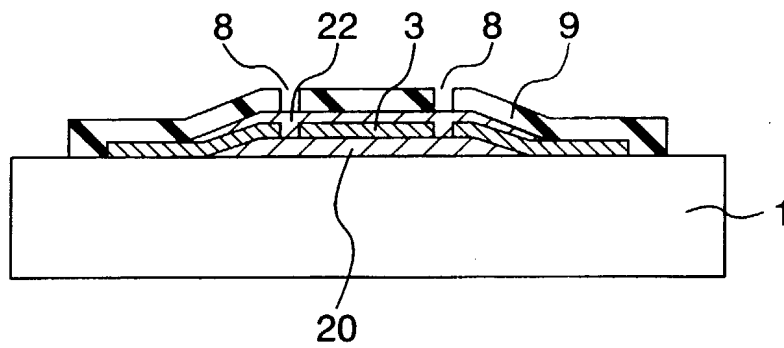
【図 3】



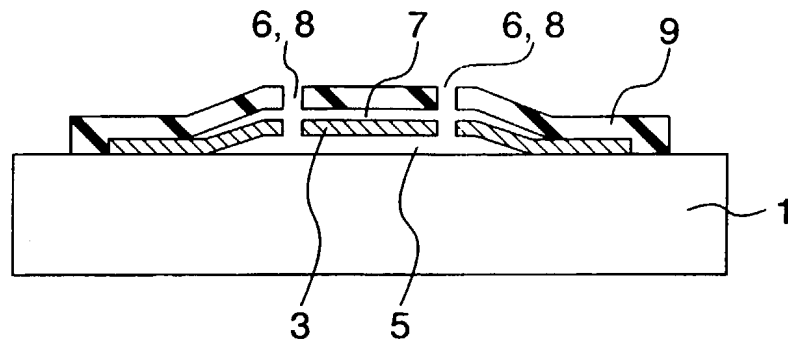
【図 4】



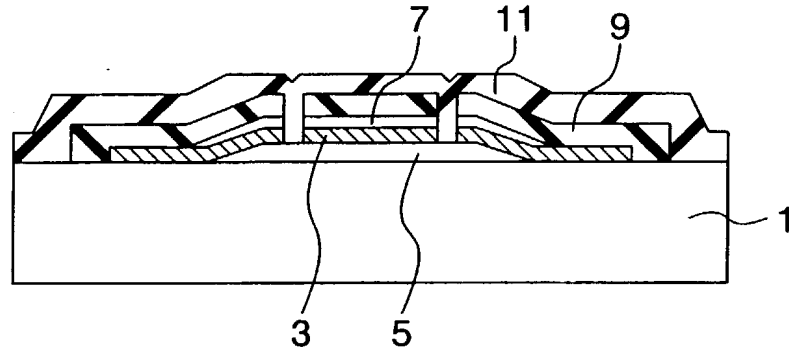
【図 5】



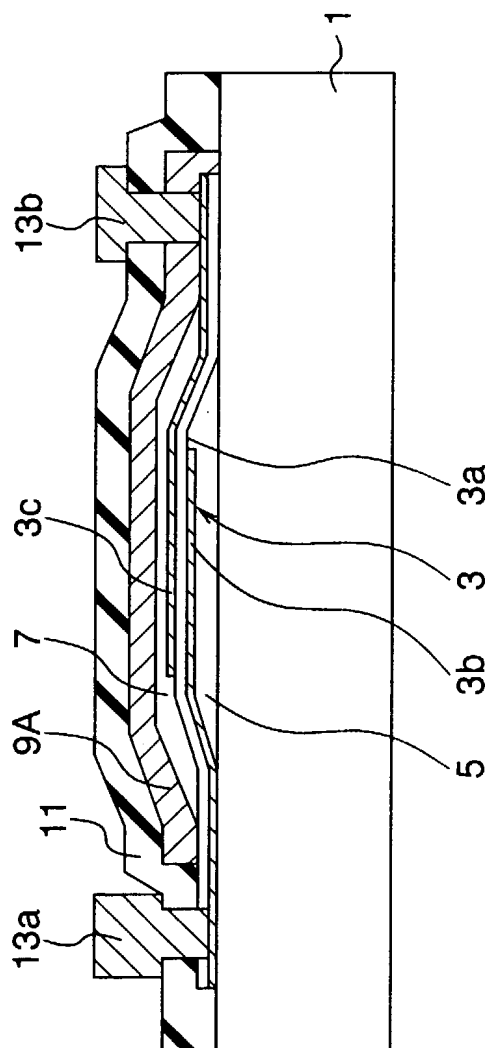
【図 6】



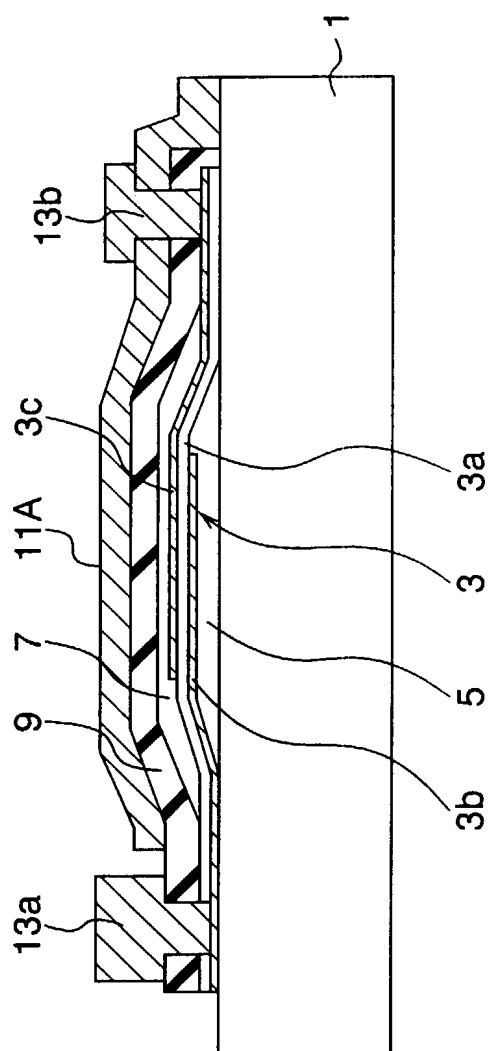
【図 7】



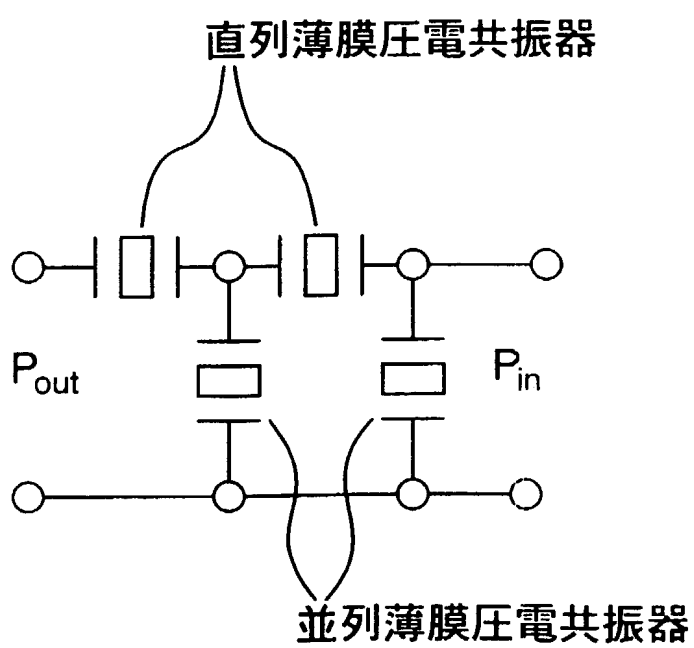
【図 8】



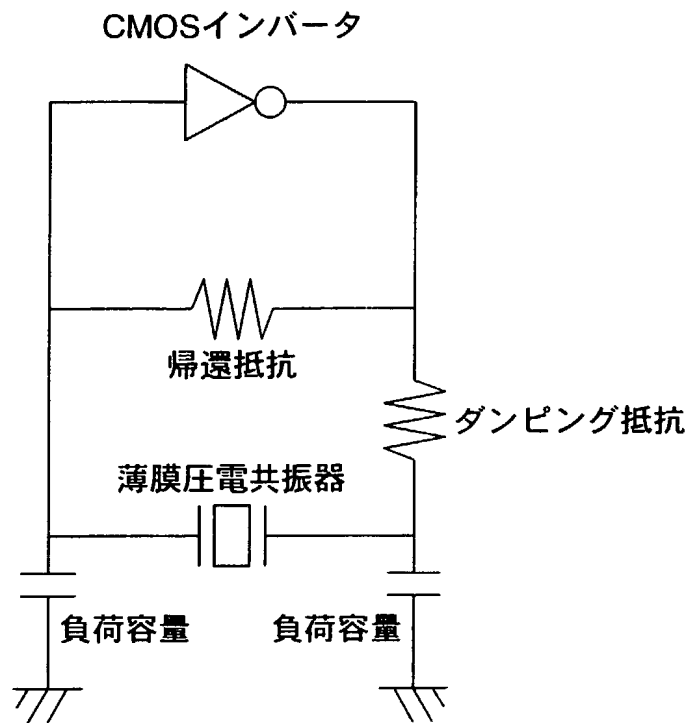
【図 9】



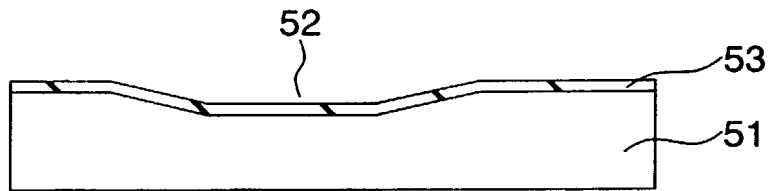
【図 10】



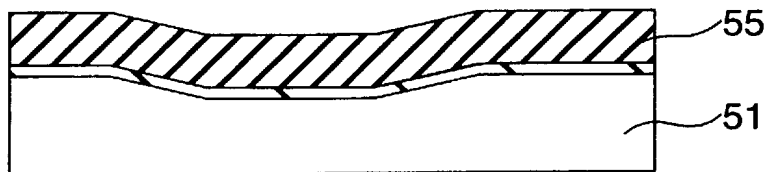
【図 1 1】



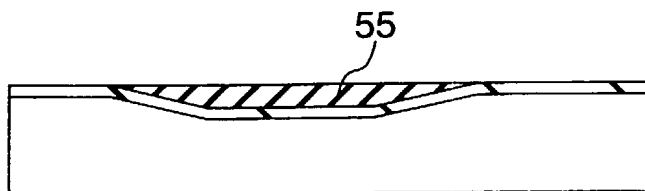
【図 1 2】



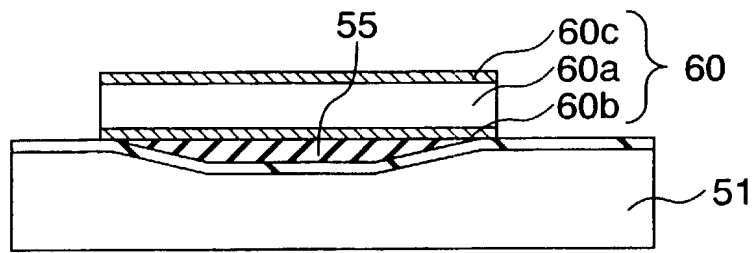
【図 1 3】



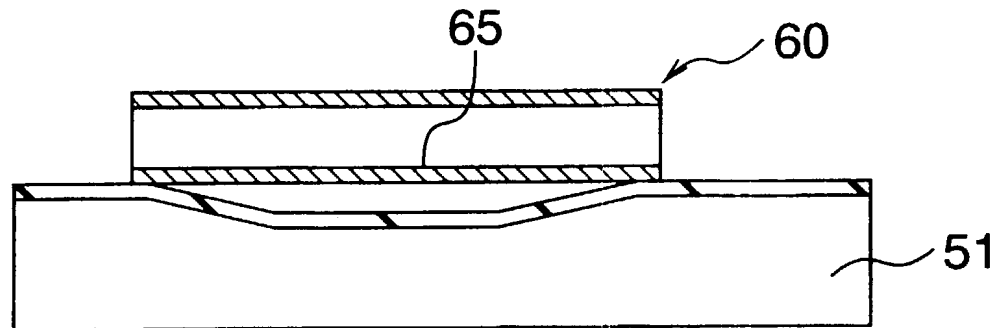
【図 1 4】



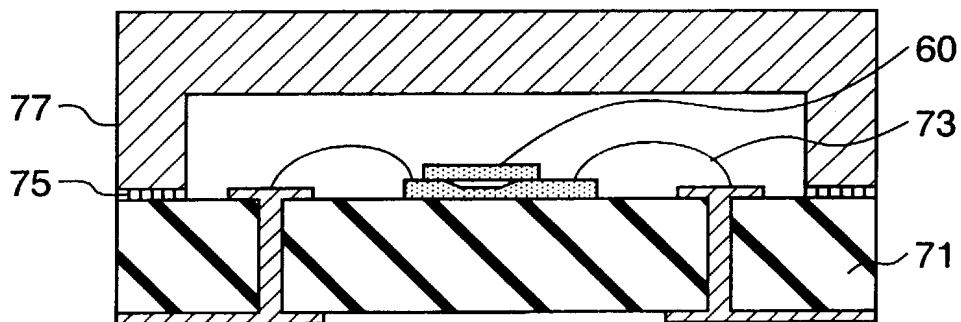
【図15】



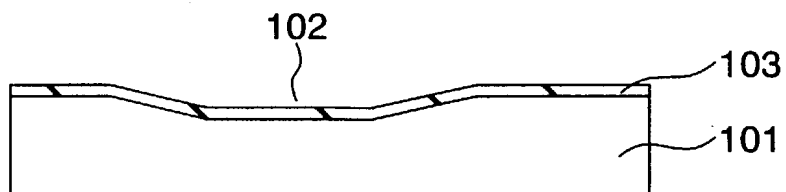
【図16】



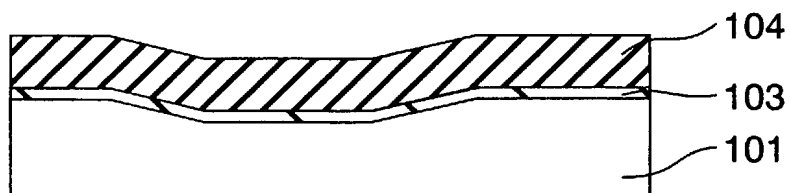
【図17】



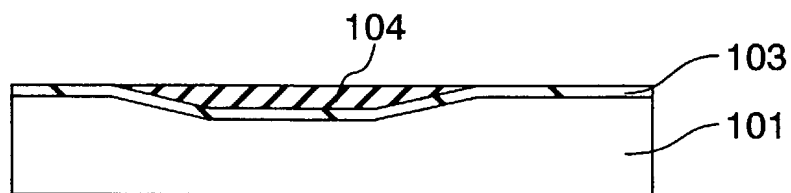
【図18】



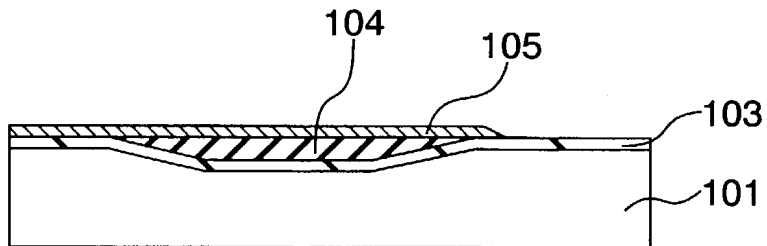
【図19】



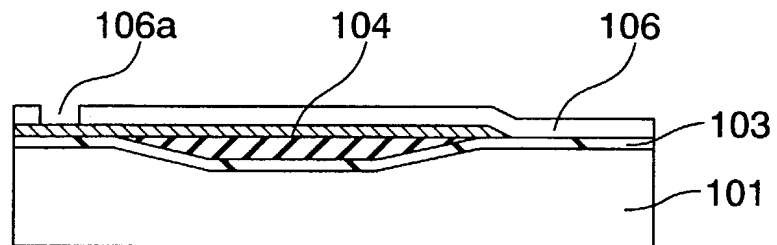
【図 20】



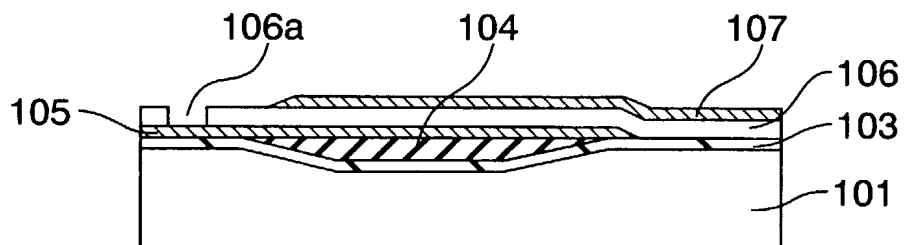
【図 21】



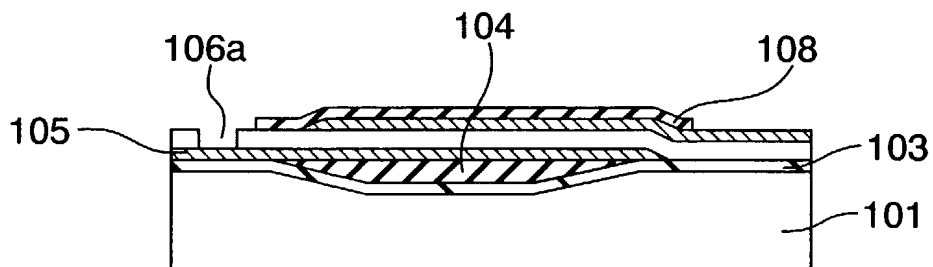
【図 22】



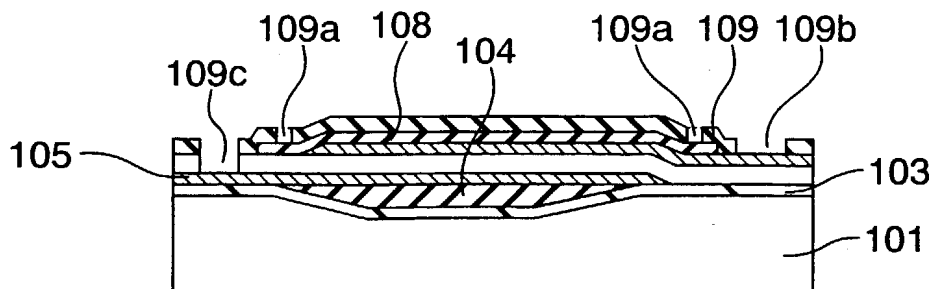
【図 23】



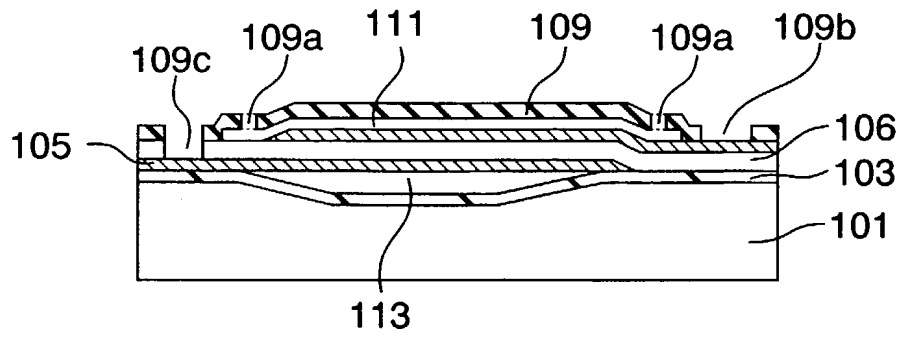
【図 24】



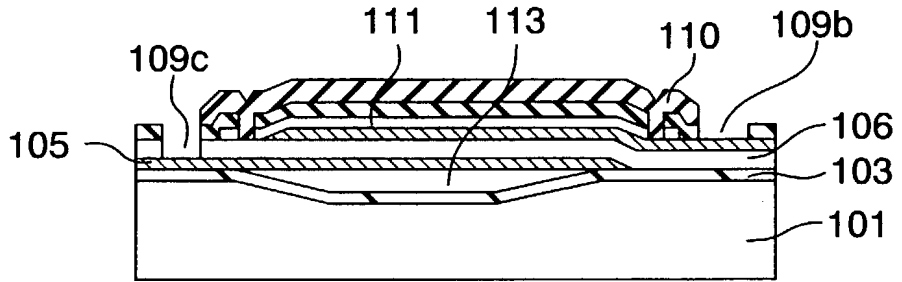
【図 25】



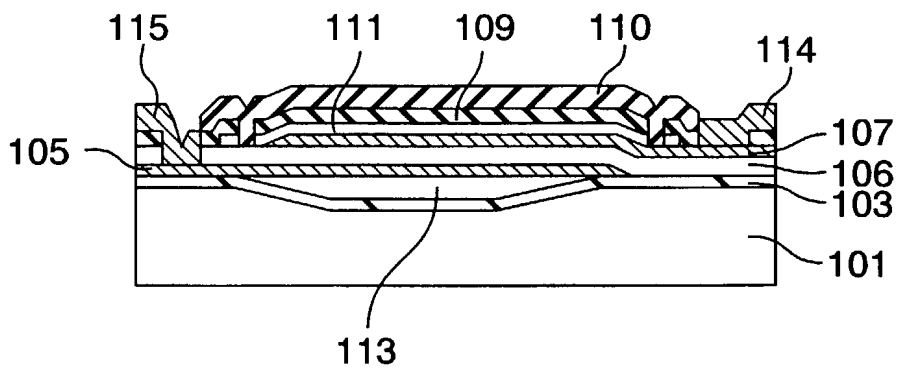
【図 26】



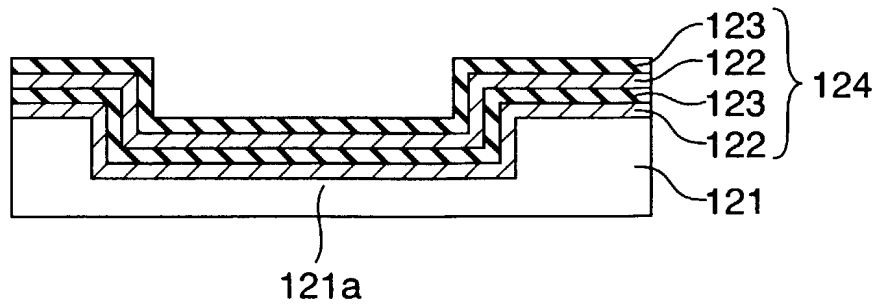
【図 27】



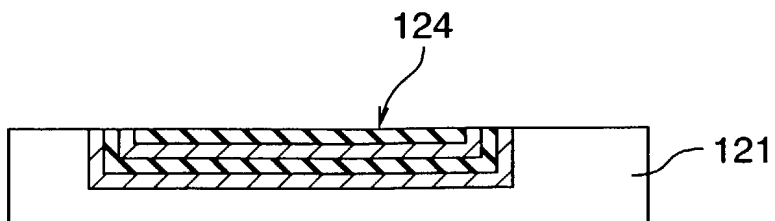
【図 28】



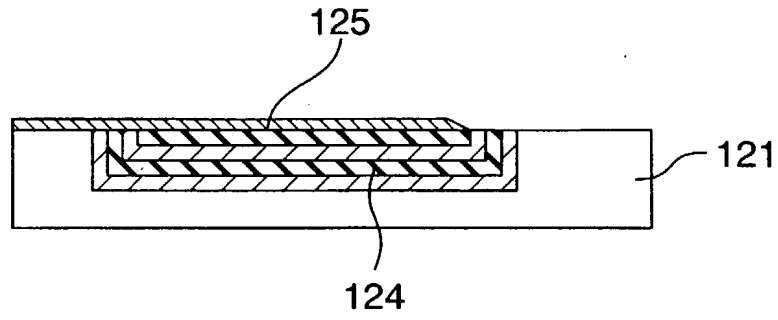
【図 29】



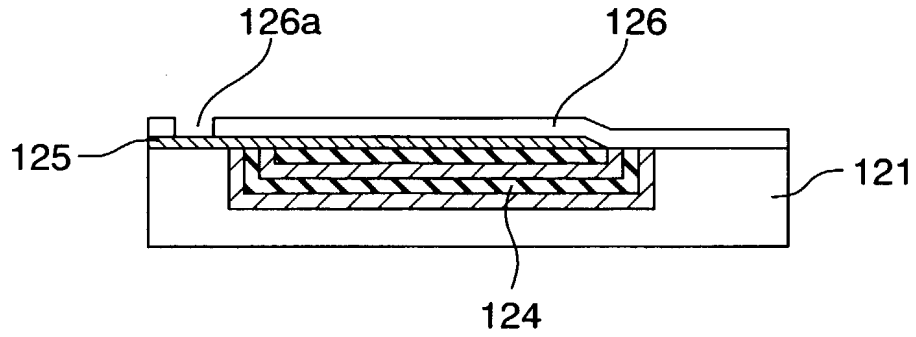
【図 30】



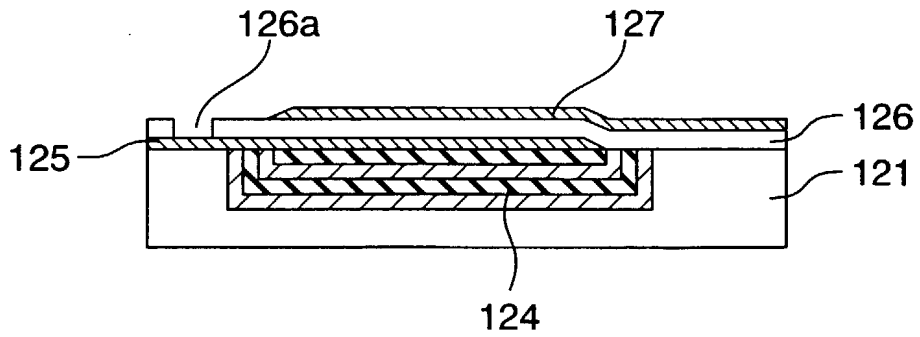
【図 3 1】



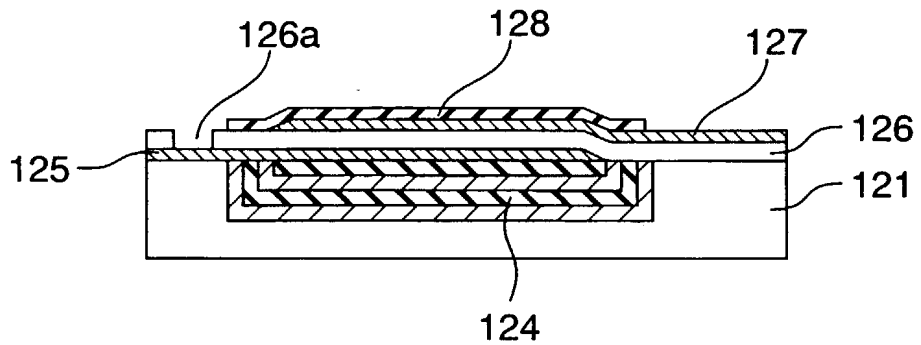
【図 3 2】



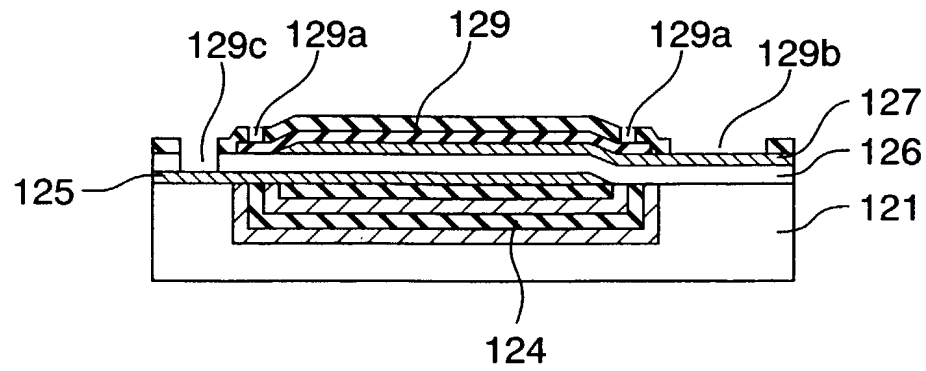
【図 3 3】



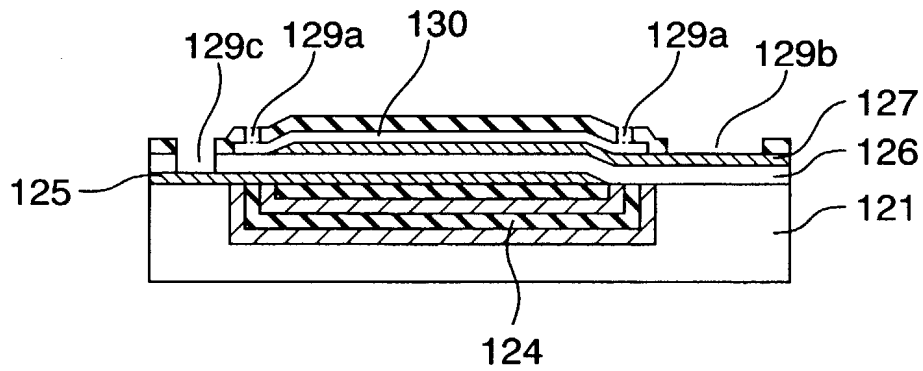
【図 3 4】



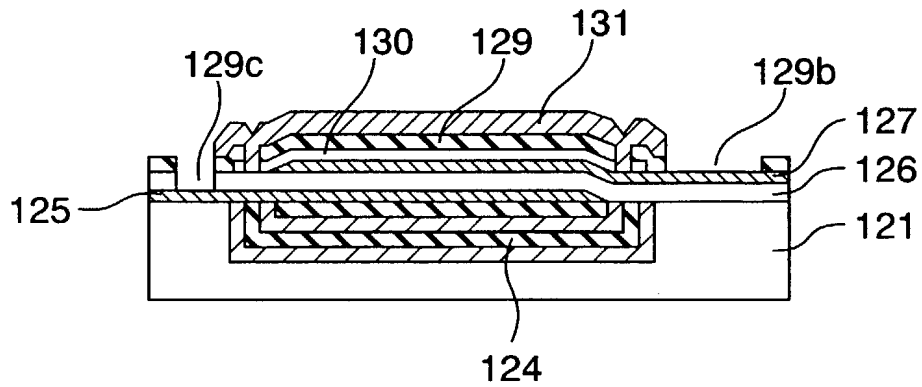
【図 35】



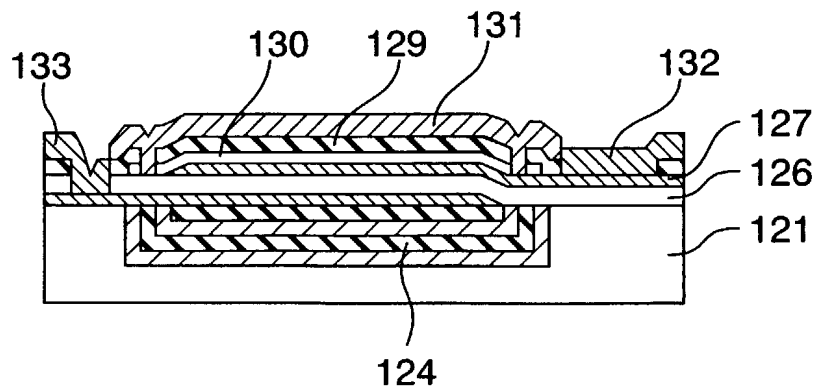
【図 36】



【図 37】



【図 38】



【書類名】 要約書

【要約】

【課題】 容易に作成可能で安価な薄膜圧電共振器を得ることを可能にする。

【解決手段】 基板 1 上に形成され基板と下面が下部空洞 5 を形成する圧電膜 3 a と、この圧電膜の下面に接する下部電極 3 b と、圧電膜の上面に接し下部電極と重なる部分を有する上部電極 3 c とを含み圧電膜の膜面に垂直な方向に下部空洞に通じる第 1 貫通孔 6 が形成された薄膜圧電共振子 3 と、圧電膜の上面と上部空洞を形成し、膜面垂直方向に上部空洞に通じる第 2 貫通孔 8 が形成された上部空洞形成膜 9 と、上部空洞形成膜を覆うとともに第 2 貫通孔を塞ぐように形成された封止層 1 1 と、を備えたことを特徴とする。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 4 0 2 7 1 4
受付番号	5 0 3 0 1 9 8 4 5 1 3
書類名	特許願
担当官	第八担当上席 0 0 9 7
作成日	平成 1 5 年 1 2 月 5 日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000003078
【住所又は居所】	東京都港区芝浦一丁目 1 番 1 号
【氏名又は名称】	株式会社東芝

【代理人】

申請人

【識別番号】	100075812
【住所又は居所】	東京都千代田区丸の内 3 - 2 - 3 協和特許法律事務所

【氏名又は名称】	吉武 賢次
----------	-------

【選任した代理人】

【識別番号】	100096921
【住所又は居所】	東京都千代田区丸の内 3 - 2 - 3 富士ビル 3 階 協和特許法律事務所

【氏名又は名称】	吉元 弘
----------	------

【選任した代理人】

【識別番号】	100103263
【住所又は居所】	東京都千代田区丸の内 3 丁目 2 番 3 号 協和特許法律事務所

【氏名又は名称】	川崎 康
----------	------

【選任した代理人】

【識別番号】	100088889
【住所又は居所】	東京都千代田区丸の内 3 丁目 2 番 3 号 協和特許法律事務所

【氏名又は名称】	橋谷 英俊
----------	-------

【選任した代理人】

【識別番号】	100082991
【住所又は居所】	東京都千代田区丸の内 3 丁目 2 番 3 号 富士ビル 協和特許法律事務所

【氏名又は名称】	佐藤 泰和
----------	-------

特願 2003-402714

出願人履歴情報

識別番号

[000003078]

1. 変更年月日

2001年 7月 2日

[変更理由]

住所変更

住 所

東京都港区芝浦一丁目1番1号

氏 名

株式会社東芝